



BJ8P56AP/AM

1K 掩模, I/O 型 4 位单片机

特性

基于 SH6610C 的 4 位单片机

ROM: 1K X 16 位

RAM: 96 X 4 位

■ 32 个系统控制寄存器

■ 64 个数据存储寄存器

工作电压:

■ fosc = 400kHz - 4MHz, VDD = 2.0V - 5.5V

■ fosc = 4MHz - 8MHz, VDD = 4.5V - 5.5V

13个双向 I/O 端口和 1 个输入端口

4 层堆栈 (包括中断)

一个 8 位自动重载定时/计数器

预热计数器

中断源:

■ 内部中断 (定时器 0)

■ 外部中断: PORTA.0 & PORTB & PORTC (上升/下降沿)

振荡器 (代码选项)

■ 晶体谐振器: 32.768kHz, 400kHz - 8MHz

■ 陶瓷谐振器: 400kHz - 8MHz

■ 外部 RC 振荡器: 400kHz - 8MHz

■ 内建 RC 振荡器: 2MHz/4MHz/6MHz

■ 外部时钟: 30kHz - 8MHz

指令周期时间 (4/fosc)

两种低功耗工作模式: HALT 和 STOP

复位

■ 内建看门狗定时器(WDT) (代码选项)

■ 内建上电复位 (POR)

■ 内建低电压复位 (LVR)

PORTA - PORTD 内建上拉/下拉电阻

内建低电压复位功能, 两种监测电平 (代码选项)

掩膜类型

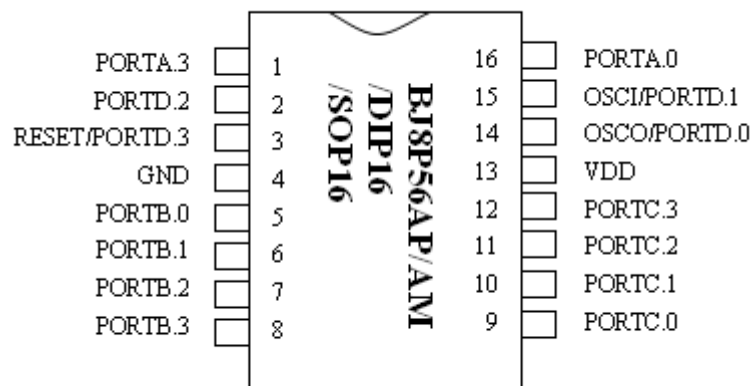
可靠的内部复位电路

提供裸片以及 16 引脚 DIP/SOP 封装

概述

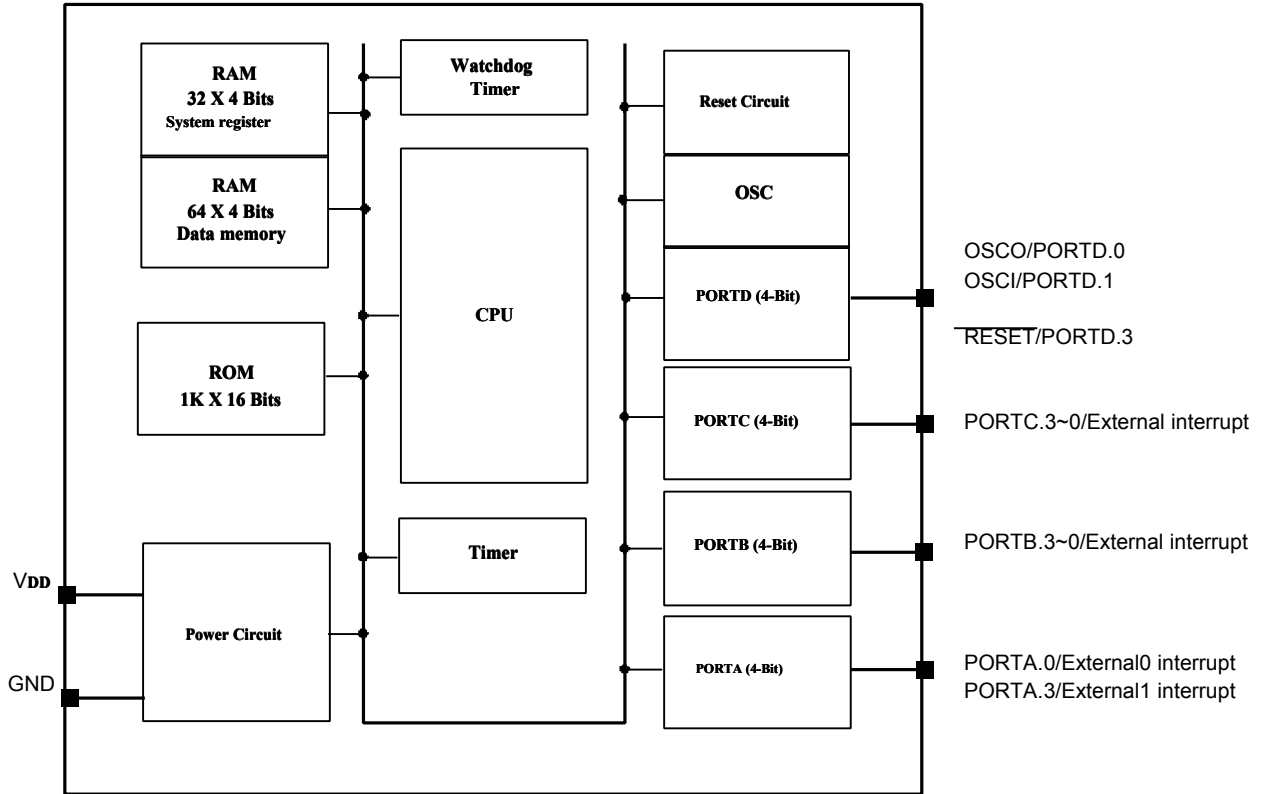
BJ8P56AP/AM是一种先进的CMOS 4位单片机。该器件集成了SH6610C CPU内核, RAM, ROM, 定时器和 I/O 端口, 2MHz/4MHz/6MHz 内部 RC 振荡器。BJ8P56AP/AM 适应于通用类应用。

引脚配置





方框图





引脚描述

引脚编号	引脚命名	引脚性质	说明
1	PORTA.3	I/O I	可编程 I/O
2	PORTD.2	I I/O	可编程 I/O
3	RESET /PORTD.3	I I	复位引脚 (低电压有效, 施密特触发输入) 当使用内部复位电路时, 与 PORTD.3 共享端口 (只做为输入, 代码选项)
4	GND	P	接地引脚
5 - 8	PORTB.0 - 3	I/O I	可编程 I/O 外部中断输入 (上升/下降沿)
9 - 12	PORTC.0 - 3	I/O I	可编程 I/O 外部中断输入 (上升/下降沿)
13	VDD	P	电源引脚
14	OSCO /PORTD.0	O I/O	时钟输出引脚,连接到晶振, 陶瓷谐振器。使用 RC 振荡时, 无时钟信号输出 当使用内部/外部 RC 振荡器或外部时钟输入时, 与 PORTD.0 共享端口
15	OSCI /PORTD.1	I I/O	时钟输入引脚,连接到晶振, 陶瓷谐振器或外部电阻 当使用内部/外部 RC 振荡器时, 与 PORTD.1 共享端口
16	PORTA.0	I/O I	可编程 I/O 外部中断 0 输入端口(施密特触发器输入)

其中: I: 输入; O: 输出; P: 电源; Z: 高阻



功能说明

1. CPU

CPU 包含以下功能模块: 程序计数器 (PC), 算术逻辑单元 (ALU), 进位标志 (CY)累加器,查表寄存器, 数据指针(INX, DPH, DPM 和 DPL)和堆栈。

1.1. PC

程序计数器用于寻址程序 ROM。该计数器有 12 位:页寄存器 (PC11)和循环递增计数器 (PC10, PC9, PC8, PC7,PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

程序计数器装入与该条指令相关的数据。对于目标地址大于 2K 的 ROM 空间, 可通过无条件跳转指令 (JMP)中设置页寄存器位的值实现跳转。

程序计数器只能寻址4K程序ROM空间(参考ROM说明)。

1.2. ALU 和 CY

ALU 执行算术运算和逻辑操作。ALU 具有下述功能:

二进制加法 / 减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)

条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)

逻辑移位 (SHR)

进位标志 (CY) 记录 ALU 算术运算操作中的进位/借位状态。在中断或子程序调用过程中, 进位标志被压入堆栈中并于执行 RTNI 指令时由堆栈中弹出。它不受 RTNW 指令的影响。

1.3. 累加器 (AC)

累加器是一个 4位寄存器, 用于保存算术逻辑单元的运算结果。它和 ALU 一起, 完成与系统寄存器数据存储器之间的数据传送。

2. RAM

内建 RAM 由通用数据存储器 and 系统寄存器组成。由于 RAM 的静态特性,数据存储器能在 CPU 进入 STOP 或者 HALT 方式后保持其中的数据不变。

2.1. RAM寻址

用一条指令能直接访问数据存储器 and 系统寄存器。下列为存储器空间分配:

系统寄存器: \$000 - \$01F

数据存储器: \$020 - \$05F

2.2. 系统寄存器配置

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$00	IEX0	IET0	IEX1	IEP	读/写	中断允许标志寄存器
\$01	IRQX0	IRQT0	IRQX1	IRQP	读/写	中断请求标志寄存器
\$02	-	T0M.2	T0M.1	T0M.0	读/写	第 2-0 位:定时器 0 模式寄存器
\$03	-	-	-	-	-	保留
\$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	定时器 0 载入/计数器低位寄存器
\$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	定时器 0 载入/计数器高位寄存器
\$06 - \$07	-	-	-	-	-	保留
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器

1.4. 查表寄存器 (TBR)

通过查表指令 (TJMP) 和常数返回指令 (RTNW) 可以实现读取保存在程序存储器中的表格数据。查表指令执行时, 查表寄存器 TBR 和 AC 中存放的是待读取 ROM 的低 8 位地址。TJMP 指令指向的 ROM 地址为 ((PC11 - PC8) X (2⁸ + (TBR, AC))). 由 RTNW 指令将查表所得值返回至 (TBR, AC) 中。表格数据的第 7 位至第 4 位存放在 TBR 中,第 3 位至第 0 位存放在 AC 中。

1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器 DPH (3 位), DPM (3 位) 和 DPL (4 位)。最大寻址范围为 3FFH。通过索引寄存器 (INX), 可以读写由 DPH, DPM 和 DPL 指定的数据存储器。

1.6. 堆栈

堆栈是一组寄存器, 在每次子程序调用或中断时能顺序保存 CY 和 PC (11-0)中的值,最高位保存 CY 值。其结构为 13 位 X 4 层。当遇到返回指令 (RTNI/RTNW) 时,堆栈中的内容将按顺序返回到 PC 中。堆栈中的数据按照先进后出的方式处理。

注意:

堆栈嵌套包括子程序调用和中断请求子程序调用, 其最大值为 4 层。如果程序调用和中断请求的数量超过 4 层,堆栈底部将溢出, 程序将无法正常运行。



系统寄存器的配置 (续表):

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
\$0C - \$0D	-	-	-	-	-	保留
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
\$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
\$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4 位)
\$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3 位)
\$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3 位)
\$13 - \$14	-	-	-	-	-	保留
\$15	-	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器
\$19	PULLEN	PH/PL	PBCFR	EINFR	读/写	第 0 位:外部 0/外部 1 中断 (PORTA.0/PORTA.3) 上升/下降沿选择寄存器 第 1 位: PORTBC 中断上升/下降沿选择寄存器 第 2 位:端口上拉/下拉选择寄存器 第 3 位:端口上拉/下拉允许选择寄存器
\$1A - \$1B	-	-	-	-	-	保留
\$1C	-	-	T0S	T0E	读/写	第0位: T0 信号沿选择寄存器 第1位: T0 信号源选择寄存器
\$1D	-	-	-	-	-	保留
\$1E	-	-	-	-	读/写 只读	第 2-0 位: 看门狗定时器控制寄存器 第 3 位:看门狗定时器溢出标志寄存器(只读)
\$1F	-	-	-	-	-	保留

3. ROM

ROM 能寻址 1024 X 16 位程序空间, 地址由\$000H 到\$3FF。

3.1. 矢量地址区 (\$000到\$004)

程序顺序执行。从地址\$000 到\$004 的区域是为特殊中断服务程序保留的,作为中断服务的入口地址。

地址	指令	说明
\$000	JMP*	跳转至 RESET 服务程序/
\$001	JMP*	跳转至外部中断 0 中断服务程序
\$002	JMP*	跳转至 Timer0 中断服务程序
\$003	JMP*	跳转至外部中断 1 中断服务程序
\$004	JMP*	跳转至端口中断服务程序

*JMP 指令能由任意指令代替。



4. 初始状态

4.1. 系统寄存器初始状态:

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位 /低电压复位	WDT 复位
\$00	IEX0	IET0	IEX1	IEP	0000	0000
\$01	IRQX0	IRQT0	IRQX1	IRQP	0000	0000
\$02	-	T0M.2	T0M.1	T0M.0	-000	-000
\$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
\$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
\$08	PA.3	PA.2	PA.1	PA.0	1111 1111	
\$09	PB.3	PB.2	PB.1	PB.0	1111 1111	
\$0A	PC.3	PC.2	PC.1	PC.0	1111	1111
\$0B	PD.3	PD.2	PD.1	PD.0	1111	1111
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
\$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
\$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
\$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
\$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
\$15	-	PDCR.2	PDCR.1	PDCR.0	-000	-000
\$16	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	0000	0000
\$19	PULLEN	PH/PL	PBCFR	EINFR	0100	0100
\$1C	-	-	T0S	T0E	--00	--00
\$1E	WDT	WDT.2	WDT.1	WDT.0	0000	1000

说明: x = 不定, u = 未更改, - = 未使用, 读出值为'0'。

4.2. 其它初始状态:

其它	复位后
程序计数器 (PC)	\$000
CY	不定
累加器 (AC)	不定
数据存储器	不定

5. 系统时钟和振荡器

振荡器振荡产生的脉冲为 CPU 和片上电路提供系统时钟。

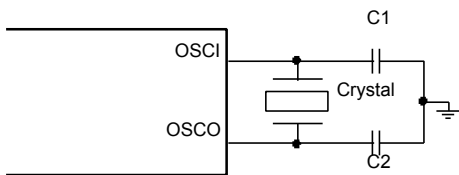
系统时钟 $f_{sys} = f_{osc}/4$

5.1. 指令周期:

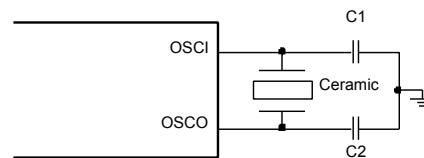
- (1) 对于 32.768kHz 的振荡器,为 $4/32.768\text{kHz} (\approx 122\mu\text{s})$
- (2) 对于 455kHz 的振荡器, 为 $4/455\text{kHz} (\approx 8.79\mu\text{s})$
- (3) 对于 4MHz 的振荡器,为 $4/4\text{MHz} (= 1\mu\text{s})$
- (4) 对于 8MHz 的振荡器,为 $4/8\text{MHz} (= 0.5\mu\text{s})$

5.2. 振荡器类型

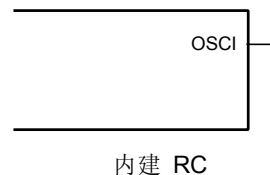
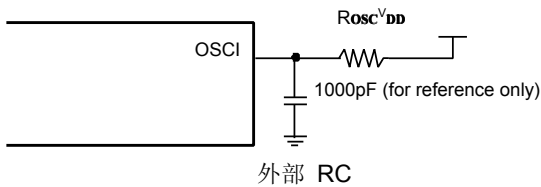
(1) 晶体谐振器: 32.768kHz 或者 400kHz - 8MHz



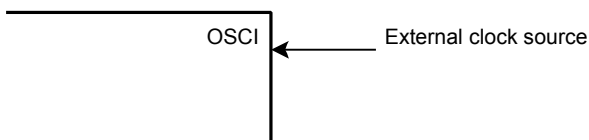
(2) 陶瓷谐振器: 400kHz - 8MHz



(3) RC 振荡器: 400kHz - 8MHz



(4) 外部输入时钟: 30kHz - 8MHz



注意:

- 如果选择外部 RC 振荡器 (代码选项)或外部输入时钟 (代码选项), OSCO 引脚与 PORTD.0 共享端口。
- 如果选择内部 RC 振荡器 (代码选项), OSCI 引脚与 PORTD.1 共享端口且 OSCO 引脚与 PORTD.0 共享端口。



谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZTB 455KHz	威克创通讯器材有限公司
			ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZTT 3.580M	威克创通讯器材有限公司
			ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZTT 4.000M	威克创通讯器材有限公司
			ZT 4M*	深圳东光晶博电子有限公司

* ■ 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 (φ 3x8)	KDS
			φ 3x8 - 32.768KHz	威克创通讯器材有限公司
4MHz	8 - 15pF	8 - 15pF	HC-49U/S 4.000MHz	威克创通讯器材有限公司
			49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	HC-49U/S 8.000MHz	威克创通讯器材有限公司
			49S-8.000M-F16E	深圳东光晶博电子有限公司

注意事项:

1. 表中负载电容为设计参考数据!
2. 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。
3. 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得更多的推荐谐振器生产厂家。



6. I/O 端口

BJ8P56AP/AM 提供 13个双向 I/O 端口和 1 个输入端口。端口数据在寄存器\$08 - \$0B 中。端口控制寄存器 (\$15 - \$18)控制端口是作为输入或者输出。每个 I/O 引脚带有内部上拉/下拉电阻。当端口作为输入时,通过\$19 的 PULLEN, PH/PL 和端口的数据来控制上拉/下拉功能。(除了 PORTD.3)

I/O 寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
\$15	-	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
\$16	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器
\$17	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器
\$18	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器

PA (/B/C/D) CR.n, (n = 0, 1, 2, 3)

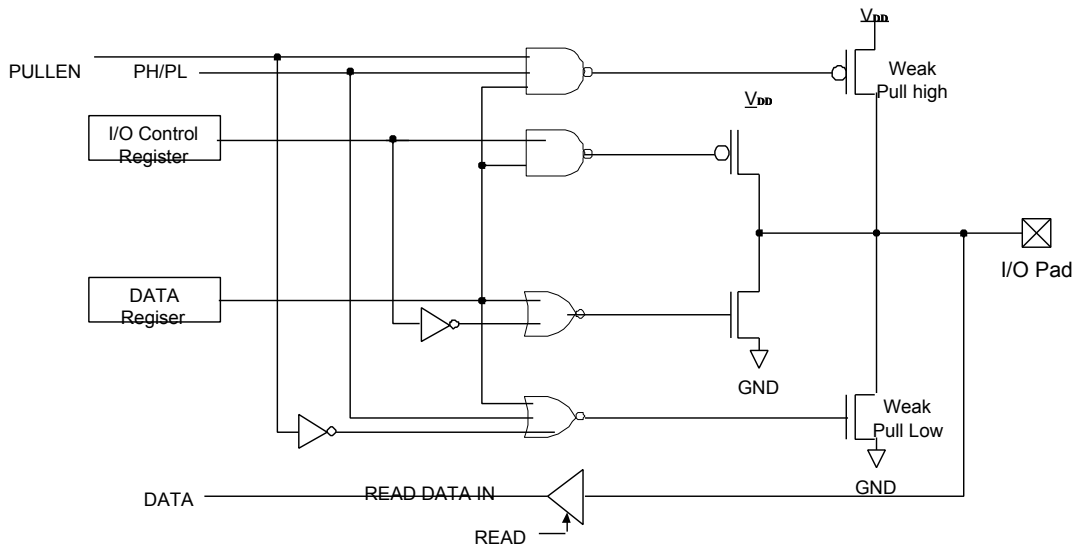
0: 设置为输入口。(初始值)

1: 设置为输出口。

注意:

PORTD.3 与RESET 引脚共享端口。当通过代码选项选择 PORTD.3 作为复位引脚时, 它仅作为输入引脚。它只有下拉电阻控制。所以当 PH/PL 设置为 1 时, 对 PORTD.3 无作用。

I/O 引脚的等效电路





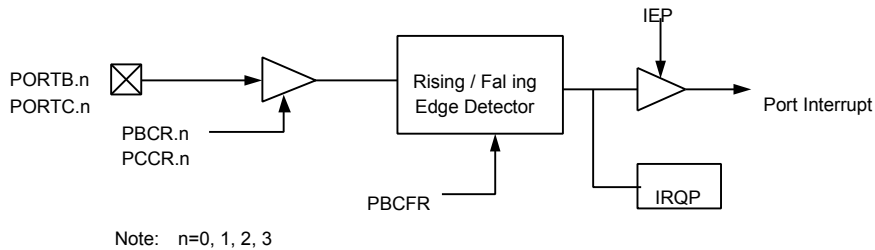
系统寄存器\$19:

地址	第3位	第2位	第1位	第0位	读/写	说明
\$19	PULLEN	PH/PL	PBCFR	EINFR	读/写	第0位:外部0/外部1中断 (PA.0/PA.3) 上升/下降沿选择寄存器 第1位: PBC 中断上升/下降沿选择寄存器 第2位:端口上拉/下拉选择寄存器 第3位:端口上拉/下拉允许选择寄存器
	1	X	X	X	读/写	端口上拉/下拉允许
	0	X	X	X	读/写	端口上拉/下拉禁止
	X	1	X	X	读/写	端口上拉电阻打开
	X	0	X	X	读/写	端口下拉电阻打开
	X	X	1	X	读/写	PBC 上升沿中断
	X	X	0	X	读/写	PBC 下降沿中断
	X	X	X	1	读/写	外部上升沿中断
	X	X	X	0	读/写	外部下降沿中断

要打开上拉电阻, 用户必须设置 PULLEN 为“1”, PH/PL 为“1”, 且向端口数据寄存器写“1”。
要打开下拉电阻, 用户必须设置 PULLEN 为“1”, PH/PL 为“0”, 且向端口数据寄存器写“0”。

PORTB, PORTC 中断

PORTB 和 PORTC 用作端口中断源。以下为端口中断功能模块图。



Note: n=0, 1, 2, 3

端口中断 (PBC INT) 编程注意事项:

当用户想要获得一个从 GND 到 VDD 的上升沿产生的中断, 必须按下列所述执行。

1. 设置端口为输入端口, 写 0 到端口数据寄存器并避免端口悬空。
2. 下拉端口 (使用外部下拉电阻或者设置 PULLEN 为 1 同时设置 PH/PL 为 0)。
3. 设置外部中断控制寄存器为上升沿触发。(设置 PBCFR 为 1)

除非所有的中断输入引脚都恢复到地电平, 否则任何其它上升沿都不会再产生新的中断。

当用户想要获得一个从 VDD 到 GND 的下降沿产生的中断, 必须按下列所述执行。

1. 设置端口为输入端口, 写 1 到端口数据寄存器和避免端口悬空。
2. 上拉端口 (使用外部上拉电阻或者设置 PULLEN 为 1 同时设置 PH/PL 为 1)。
3. 设置外部中断控制寄存器为下降沿触发。(设置 PBCFR 为 0)

除非所有的中断输入引脚都恢复到 VDD 电平, 否则任何其它下降沿都不会再产生新的中断

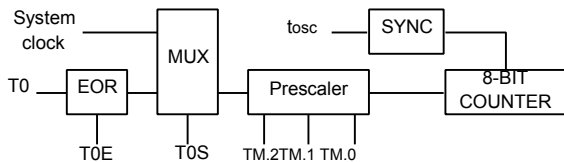


7. 定时器/计数器 (Timer)

8 位 Timer 有下述特性:

- 8 位递增计数
- 自动重载
- 8 级预分频
- 计数值由\$FF 到\$00 时, 产生溢出中断请求。

Timer 框图:



Timer 功能:

- 可编程定时功能
- 计数值可读。

7.1. Timer0 结构和操作

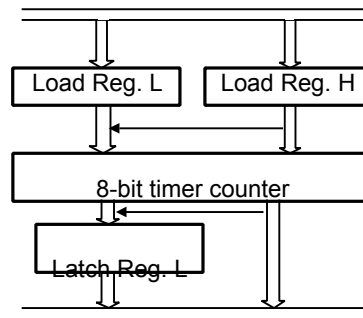
Timer0由一个8 位只写载入寄存器 (TLOL, TLOH) 和一个 8位只读计数器 (TCOL, TCOH)构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器 (TLOL, TLOH) 就可以初始化 Timer。

当高 4 位载入寄存器被写入或 Timer 计数值由\$FF 到\$00 溢出时, Timer 将自动载入预设值。

由于寄存器的高 4 位控制 Timer 的读写操作, 使用中请根据以下步骤操作:

写操作:
先写低四位,
再写高四位以更新计数器。

读操作:
先读高四位,
再读低四位。



7.2. Timer 模式寄存器

通过设置 Timer 模式寄存器 (TM0) 可以使 Timer 工作在不同的模式。

系统时钟经过预分频器分频后, 进入计数器。Timer 模式寄存器中 TMx.2-0 用于设定分频比。

表 1. Timer0 模式寄存器 (\$02)

TM0.2	TM0.1	TM0.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟/T0
0	0	1	$/2^9$	系统时钟/T0
0	1	0	$/2^7$	系统时钟/T0
0	1	1	$/2^5$	系统时钟/T0
1	0	0	$/2^3$	系统时钟/T0
1	0	1	$/2^2$	系统时钟/T0
1	1	0	$/2^1$	系统时钟/T0
1	1	1	$/2^0$	系统时钟/T0

系统寄存器\$1C

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$1C	-	-	T0S	T0E	读/写	第 0 位: T0 信号沿选择寄存器 第 1 位: T0 信号源选择寄存器
	-	-	X 0		读/写	T0 输入由低电平到高电平变化时计数
	-	-	X 1		读/写	T0 输入由高电平到低电平变化时计数
	-	-	0	X	读/写	Timer0 时钟源为系统时钟
	-	-	1	X	读/写	Timer0 时钟源为 T0 引脚输入脉冲 (PORTD.2 复用为 T0)



7.3. 外部时钟/事件 T0 作为 Timer0 的时钟源

当外部时钟/事件 T0 输入作为 Timer0 的时钟源时,它由 CPU 的系统时钟进行同步。这个外部信号源必须符合以下条件:
Timer 在一个指令周期中通过系统时钟进行采样,因此对外部时钟高电平(至少 2 tosc)和低电平(至少 2 tosc)的要求如下:

$$\begin{aligned}
&T0H (T0 \text{ 高电平时间}) \geq 2 * \text{tosc} + \Delta T \\
&T0L (T0 \text{ 低电平时间}) \geq 2 * \text{tosc} + \Delta T; \qquad \qquad \qquad \Delta T = 20\text{ns}
\end{aligned}$$

当选择其它的分频比时, T0M 通过异步脉冲计数器来分频,且预分频器的输出信号是对称的。
那么:

$$T0 \text{ high time} = T0 \text{ low time} = \frac{N * T0}{2}$$

其中:
T0 = Timer0 输入周期
N = 预分频值

因此, 需要满足的条件是:

$$\frac{N * T0}{2} \geq 2 * \text{tosc} + \Delta T \qquad \text{或} \qquad T0 \geq \frac{4 * \text{tosc} + 2 * \Delta T}{N}$$

上述条件仅限于 T0 用作 Timer 输入时钟源, 对 T0 脉宽没有限制。概括如下:

$$T0 = \text{Timer0 period} \geq \frac{4 * \text{tosc} + 2 * \Delta T}{N}$$



8. 中断

BJ8P56AP/AM 有四个中断源:

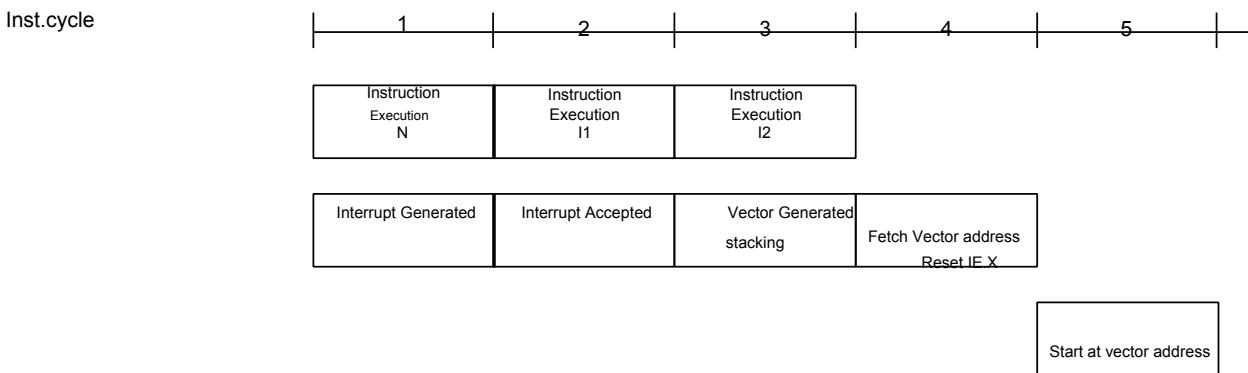
- Timer0 中断
- PORTB 和 PORTC 中断 (上升/下降沿)
- 外部 0 中断 (上升/下降沿)
- 外部 1 中断 (上升/下降沿)

中断控制位和中断服务

中断控制标志位为系统寄存器的\$00 和\$01。这两个寄存器能够由软件访问和设置。芯片上电复位后,这些标志位被清 0。系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$00	IEX0	IET0	IEX1	IEP	读/写	中断允许标志寄存器
\$01	IRQX0	IRQT0	IRQX1	IRQP	读/写	中断请求标志寄存器

当 IEx 设置为 1 且有中断请求时 (IRQx 为 1),中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC和CY标志将被保存在堆栈存储器中,同时程序跳转至中断服务矢量地址处执行。在中断发生后,,所有中断允许标志 (IEx)自动复位为0,因此在 IRQx =1时IEx标志再次设置为1时,将可能再次产生中断。



中断服务流程图

中断嵌套

在 CPU 中断服务期间, 用户可以在中断返回前设置任意中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许 IE 使能的指令 N,那么在两个指令周期后将执行中断程序。但是,如果指令I1 或指令 I2 清除中断请求或允许标志,那么中断服务将被取消。

定时器中断

Timer0 的计数时钟是以系统时钟 (Timer0 或以外部时钟/事件 T0) 为基准的。Timer 计数值由\$FF 到\$00 溢出时将产生一个内部中断请求 (IRQT0 = 1), 如果中断允许标志被允许 (IET0 = 1) 则进入定时器中断服务程序。定时器中断同样也能用于从 HALT 模式唤醒 CPU。

外部中断

当系统寄存器\$00 (IEX)的第 3 位设置为 1,外部 0 中断允许,同时在外中断输入端口 PORTA.0 的一个上升沿 (或者下降)沿信号将会产生一个外部中断。当系统寄存器\$00 (IEX) 的第 1 位设置为 1,外部 1 中断允许,同时在外中断输入端口 PORTA.3 的一个上升沿 (或者下降)沿信号将会产生一个外部中断。

注意: 当外部中断允许位打开时,写“1” (对应上升沿中断)或者“0” (对应下降沿中断)到外部中断输入端口将会产生一个外部中断。

端口上升/下降沿中断

只有数字输入端口可以产生端口中断。模拟输入不能产生中断请求。

当 PBCFR 设置为“0”, I/O 端口的任何输入引脚上的下降沿将产生中断请求 (IRQP = 1)。其后的下降沿不会产生中断请求直到所有的引脚返回到 VDD。

当 PBCFR 设置为“1”, I/O 端口的任何输入引脚上的上升沿将产生中断请求 (IRQP = 1)。其后的上升沿不会产生中断请求直到所有的引脚返回到 GND。



9. 低电压复位 (LVR)

LVR 用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有大负载的电路,这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR 功能可以通过代码选项永久开启或禁止。

当 LVR 功能开启时其功能如下:

- 当 $VDD \leq VLVR$ 时产生系统复位。
- 当 $VDD > VLVR$ 时释放系统复位。

这里, VDD : 电源电压, $VLVR$: LVR 检测电压, 有两档选择 (代码选项)

10. 看门狗定时器 (WDT)

看门狗定时器是一个递减计数器,拥有独立内建 RC 振荡器作为时钟源,因此在 STOP 模式下仍会持续运行。当定时器溢出时, WDT 将复位 CPU。通过代码选项可以允许或禁止该功能。WDT 控制位 ($\$1E$ 第 2 - 0 位)用来选择不同的溢出时间。定时器溢出后, WDT 溢出标志 ($\$1E$ 第 3 位) 将由硬件自动设置为“1”。通过读或者写系统寄存器 $\$1E$, WDT 会在溢出前重新开始计数。

系统寄存器 $\$1E$:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$\$1E$	WDT	WDT.2	WDT.1	WDT.0	读/写 只读	第 2-0 位:看门狗定时器控制寄存器 第 3 位:看门狗定时器溢出标志寄存器 (只读)
	X	0	0	0	读/写	WDT 溢出周期为 4096ms
	X	0	0	1	读/写	WDT 溢出周期为 1024ms
	X	0	1	0	读/写	WDT 溢出周期为 256ms
	X	0	1	1	读/写	WDT 溢出周期为 128ms
	X	1	0	0	读/写	WDT 溢出周期为 64ms
	X	1	0	1	读/写	WDT 溢出周期为 16ms
	X	1	1	0	读/写	WDT 溢出周期为 4ms
	X	1	1	1	读/写	WDT 溢出周期为 1ms
	0	X	X	X	只读	未发生 WDT 溢出复位
	1	X	X	X	只读	WDT 溢出,发生 WDT 复位

注意: 看门狗定时器溢出周期是当 $VDD = 5V$ 时的参考值。

11. HALT和STOP模式

在执行 HALT 指令后, CPU 将进入待机模式 1 (HALT)。在 HALT 模式下, CPU 将停止工作。但是其周边电路 (Timer 和看门狗定时器) 将继续工作。

在执行 STOP 指令后, CPU 将进入待机模式 2 (STOP)。在 STOP 模式下,除了看门狗定时器电路外,整个芯片 (包括振荡器)将停止工作。

在 HALT 模式下,发生任何中断 CPU 将被唤醒。

在 STOP 模式下,发生端口中断 CPU 将被唤醒。

当通过任何中断, CPU 从 HALT/STOP 被唤醒,将会首先执行相关中断服务子程序。然后才会执行 HALT/STOP 的下一条指令。

12. 预热计数器

本芯片内建振荡器预热计数器,它能消除振荡器在下列情况下起振时的不稳定状态:

A. 上电复位:

- (1) $f_{osc} = 30kHz - 1MHz$, 预热计数器预分频比为 $1/2^{12}$ (4096)。
- (2) $f_{osc} = 1MHz - 8MHz$, 预热计数器预分频比为 $1/2^{15}$ (32768)。

B. 由 STOP 模式唤醒:

- (1) 预热计数器预分频比为 $1/2^{12}$ (4096)。



13. 代码选项

振荡器类型:

- 000: 30kHz - 8MHz 外部时钟 (初始值)
- 001: 2MHz 内部 RC 振荡器
- 010: 4MHz 内部 RC 振荡器
- 011: 6MHz 内部 RC 振荡器
- 100: 400k - 8MHz 外部 RC 振荡器
- 101: 400k - 8MHz 陶瓷谐振器
- 110: 400k - 8MHz 晶体谐振器
- 111: 32.768kHz 晶体谐振器

VDD 电源:

- 0: 5V (初始值)
- 1: 3V

WDT:

- 0: 允许 (初始值)
- 1: 禁止

LVR:

- 0: 允许 (初始值)
- 1: 禁止

LVR 电压范围:

- 0: 高 LVR 电压 (初始值)
- 1: 低 LVR 电压

复位引脚功能:

- 0: 复位引脚用作复位输入 (初始值)
- 1: 复位引脚用作 PORTD.3

振荡器范围:

- 0: 1MHz - 8MHz (初始值)
- 1: 32kHz - 1MHz



指令集

所有的指令都是单周期和单字节的指令。具有面向存储器的操作特性。

1. 以下为算术和逻辑指令

1.1. 累加器类型

助记符	指令代码	功能	标志位改变
ADC X (, B)	00000 0bbb xxx xxxx	$AC \leftarrow Mx + AC + CY$	CY
ADCM X (, B)	00000 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC + CY$	CY
ADD X (, B)	00001 0bbb xxx xxxx	$AC \leftarrow Mx + AC$	CY
ADDM X (, B)	00001 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + AC$	CY
SBC X (, B)	00010 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + CY$	CY
SBCM X (, B)	00010 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + CY$	CY
SUB X (, B)	00011 0bbb xxx xxxx	$AC \leftarrow Mx + -AC + 1$	CY
SUBM X (, B)	00011 1bbb xxx xxxx	$AC, Mx \leftarrow Mx + -AC + 1$	CY
EOR X (, B)	00100 0bbb xxx xxxx	$AC \leftarrow Mx \oplus AC$	
EORM X (, B)	00100 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \oplus AC$	
OR X (, B)	00101 0bbb xxx xxxx	$AC \leftarrow Mx AC$	
ORM X (, B)	00101 1bbb xxx xxxx	$AC, Mx \leftarrow Mx AC$	
AND X (, B)	00110 0bbb xxx xxxx	$AC \leftarrow Mx \& AC$	
ANDM X (, B)	00110 1bbb xxx xxxx	$AC, Mx \leftarrow Mx \& AC$	
SHR	11110 0000 000 0000	$0 \leftarrow AC[3], AC[0] \leftarrow CY ;$ AC 右移 1 位	CY

1.2. 立即数类型

助记符	指令代码	功能	标志位改变
ADI X, I	01000 iiiii xxx xxxx	$AC \leftarrow Mx + I$	CY
ADIM X, I	01001 iiiii xxx xxxx	$AC, Mx \leftarrow Mx + I$	CY
SBI X, I	01010 iiiii xxx xxxx	$AC \leftarrow Mx + -I + 1$	CY
SBIM X, I	01011 iiiii xxx xxxx	$AC, Mx \leftarrow Mx + -I + 1$	CY
EORIM X, I	01100 iiiii xxx xxxx	$AC, Mx \leftarrow Mx \oplus I$	
ORIM X, I	01101 iiiii xxx xxxx	$AC, Mx \leftarrow Mx I$	
ANDIM X, I	01110 iiiii xxx xxxx	$AC, Mx \leftarrow Mx \& I$	

1.3. 十进制调整

助记符	指令代码	功能	标志位改变
DAA X	11001 0110 xxx xxxx	$AC, Mx \leftarrow$ 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	$AC, Mx \leftarrow$ 减法的十进制调整	CY



2. 传输指令

助记符	指令代码	功能	标志位改变
LDA X (, B)	00111 0bbb xxx xxxx	$AC \leftarrow Mx$	
STA X (, B)	00111 1bbb xxx xxxx	$Mx \leftarrow AC$	
LDI X, I	01111 iii xxx xxxx	$AC, Mx \leftarrow I$	

3. 控制指令

助记符	指令代码	功能	标志位改变
BAZ X	10010 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC = 0$	
BNZ X	10000 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC \neq 0$	
BC X	10011 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $CY = 1$	
BNC X	10001 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $CY \neq 1$	
BA0 X	10100 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC(0) = 1$	
BA1 X	10101 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC(1) = 1$	
BA2 X	10110 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC(2) = 1$	
BA3 X	10111 xxxx xxx xxxx	$PC \leftarrow X$, 如果 $AC(3) = 1$	
CALL X	11000 xxxx xxx xxxx	$ST \leftarrow CY, PC + 1$ $PC \leftarrow X$ (不包括 p)	
RTNW H, L	11010 000h hhh III	$PC \leftarrow ST$; $TBR \leftarrow hhhh, AC \leftarrow III$	
RTNI	11010 1000 000 0000	$CY, PC \leftarrow ST$	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	$PC \leftarrow X$ (包括 p)	
TJMP	11110 1111 111 1111	$PC \leftarrow (PC11-PC8) (TBR) (AC)$	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	\oplus	逻辑异或
-AC	累加器的反码		逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM 页
p	ROM 页	B	RAM 页
ST	堆栈	TBR	查表寄存器



电气特性

极限参数*

直流供电电压 -0.3V to +7.0V
 输入信号电压 -0.3V to VDD + 0.3V
 工作环境温度 -40°C to +85°C
 存储温度 -55°C to +125°C
 直流电气特性 (GND = 0V, TA = 25°C, 除非另有说明。)

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	VDD	4.5	5.0	5.5	V	30kHz ≤ fosc ≤ 8MHz
		2.0	3.0	4.5	V	30kHz ≤ fosc ≤ 4MHz
低电压复位电压1	VLVR1	3.6	3.9	4.2	V	LVR 有效
低电压复位电压2	VLVR2	1.4	1.7	2.0	V	LVR 有效
工作电流	IOP	-	1.3	1.5	mA	fosc = 4MHz, VDD = 5.0V 所有输出引脚无负载, 执行 NOP 指令, (WDT 关闭)
		-	0.8	1.2	mA	fosc = 4MHz, VDD = 3.0V 所有输出引脚无负载, 执行 NOP 指令, (WDT 关闭)
待机电流 1 (HALT)	ISB1	-	-	500	µA	fosc = 4MHz, VDD = 5.0V 所有输出引脚无负载 (HALT 模式)。WDT 关闭, LVR 关闭
		-	7	10	µA	fosc = 32.768kHz 晶体谐振器, VDD = 5.0V 所有输出引脚无负载, WDT 关闭, LVR 关闭 (如果 WDT 打开, ISB2 = ISB2 + 20µA)
		-	-	300	µA	fosc = 4MHz, VDD = 3.0V 所有输出引脚无负载 (HALT 模式)。WDT 关闭, LVR 关闭
待机电流 2 (STOP)	ISB2	-	-	1	µA	所有输出引脚无负载 (STOP 模式), VDD = 5.0V LVR 关闭 (如果 LVR 打开, ISB3x = ISB3 + 2µA) WDT 关闭 (如果 WDT 打开, ISB3x = ISB3 + 20µA)
输入低电压	VIL1	GND	-	VDD × 0.3	V	I/O 端口
输入低电压	VIL2	GND	-	VDD × 0.2	V	RESET, T0, OSCI, (施密特触发器输入) PORTA.0, PORTA.3 (施密特触发器输入, 当用作外部中断时)
输入高电压	VIH1	VDD × 0.7	-	VDD	V	I/O 端口
输入高电压	VIH2	VDD × 0.8	-	VDD	V	RESET, T0, OSCI (施密特触发器输入) PORTA.0, PORTA.3 (施密特触发器输入, 当用作外部中断时)
输入漏电流	IIL1	-1	-	1	µA	I/O 端口, VIN = GND or VDD
输入漏电流	IIL2	-5	-	-	µA	V RESET = GND + 0.25V
输入漏电流	IIL3	-	1	5	µA	V RESET = VDD
输入漏电流	IIL4	-3	1	3	µA	T0, VT0 = GND or VDD
上拉/下拉电阻	RP	-	150	-	kΩ	上拉/下拉电阻 (VDD = 5.0V)
输出高电压	VOH	VDD - 0.7	-	-	V	I/O 端口, IOH = -10mA (VDD = 5.0V)
输出低电压	VOL	-	-	GND + 0.6	V	I/O 端口, IOL = 20mA (VDD = 5.0V)

用户注意:

流过VDD的最大电流值须小于100mA。
 流过GND的最大电流值须小于150mA。
 任意I/O端口低电平的最大输出电流值须小于50mA。
 任意I/O端口高电平的最大输出电流值须小于40mA。

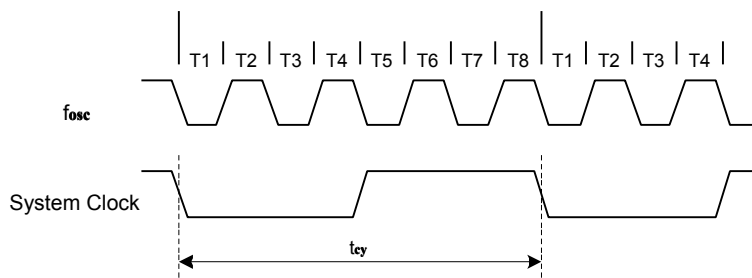


交流电气特性 (VDD = 5.0V, GND = 0V, TA = 25°C, 除非另有说明)

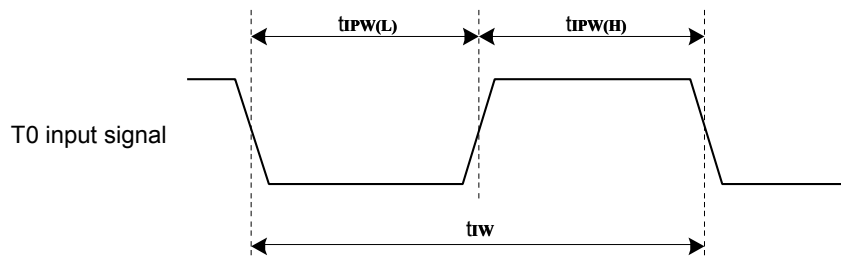
参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	tOST	-	1	2	s	32.768kHz 晶体谐振器
复位脉冲宽度 (低电平)	tRESET	10	-	-	μs	VDD = 5.0V
WDT 时间	tWDT	1	-	-	ms	VDD = 5.0V
频率稳定度 (外部 RC)	Δf /f	-	-	20	%	fosc = 400kHz - 4MHz, f(5.5V)-f(2.0V) /f(5.0V) fosc = 4MHz - 8MHz, f(5.5V)-f(4.5V) /f(5.0V)
频率漂移范围 (内建 RC)	Δf /f	-	-	50	%	VDD = 2.0 - 4.5V, TA = +5°C to +45°C
指令周期时间	tCY	0.5	-	133	μs	fosc = 30kHz - 8MHz
T0 输入宽度	tIW	(tCY + 40)/N	-	-	ns	N = 预分频比
输入脉冲宽度	tIPW	tIW/2	-	-	ns	
高脉冲宽度	tIPWH	1/2 tIW	-	-	ns	
低脉冲宽度	tIPWL	1/2 tIW	-	-	ns	

时序波形

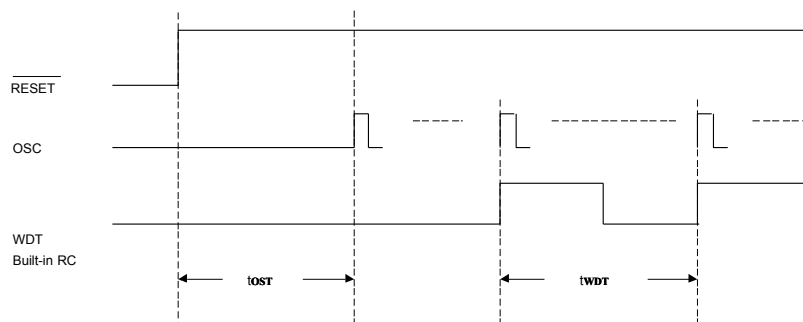
(a) 系统时钟时序波形:



(b) T0 输入波形:



(c) 内建 RC 振荡器 (仅用于看门狗)





RC振荡器特性图 (仅供参考)

典型值外部 RC 振荡器电阻与频率比较:

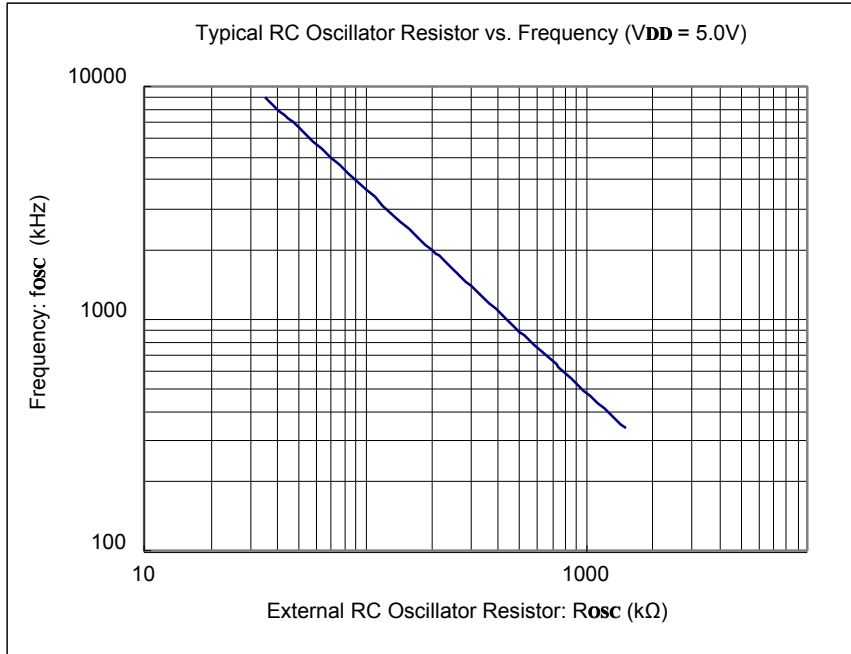


图 1. 外部 RC 振荡器电阻与频率比较 (VDD = 5.0V)

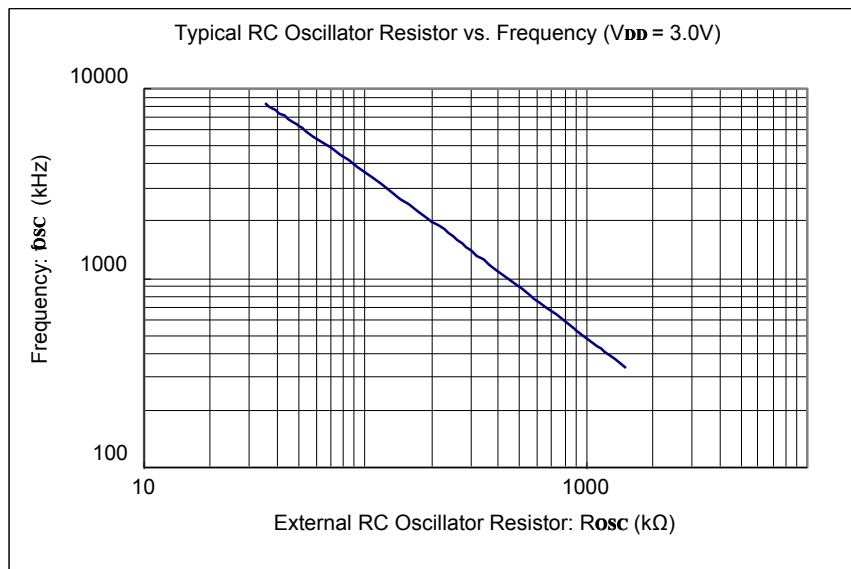


图 2. 外部 RC 振荡器电阻与频率比较 (VDD = 3.0V)

典型内部 RC 振荡器频率与工作电压比较:

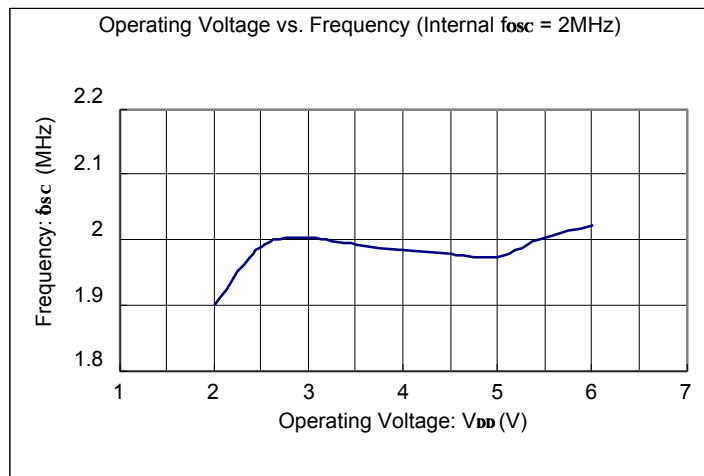


图 3. 工作电压与频率比较 (内部 $f_{osc} = 2\text{MHz}$)

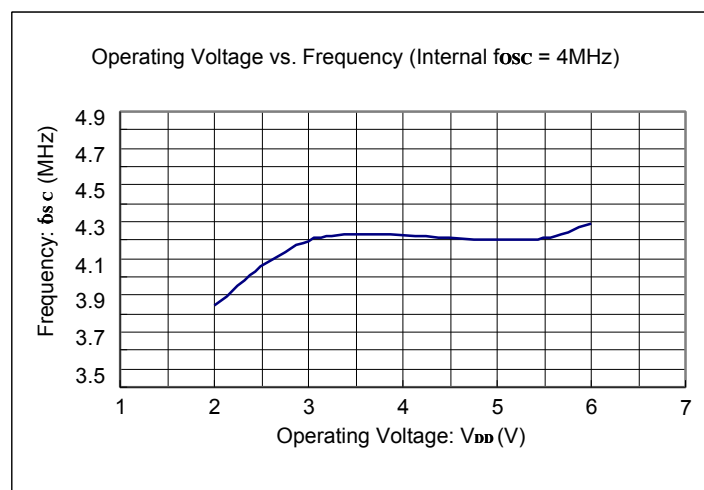


图 4. 工作电压与频率比较 (内部 $f_{osc} = 4\text{MHz}$)

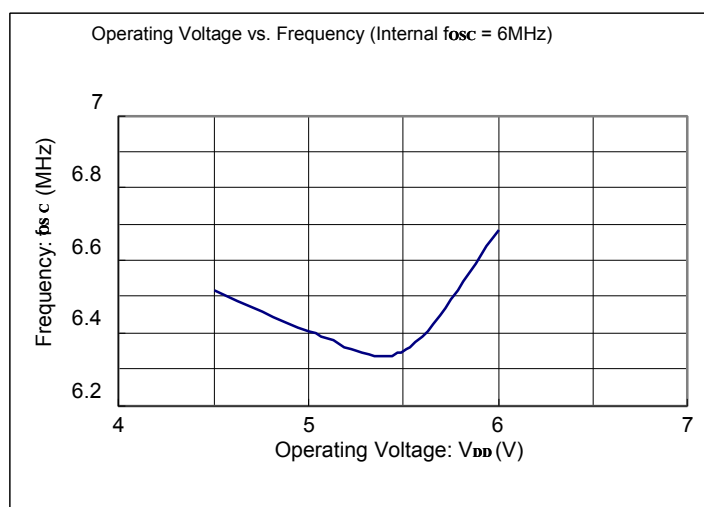
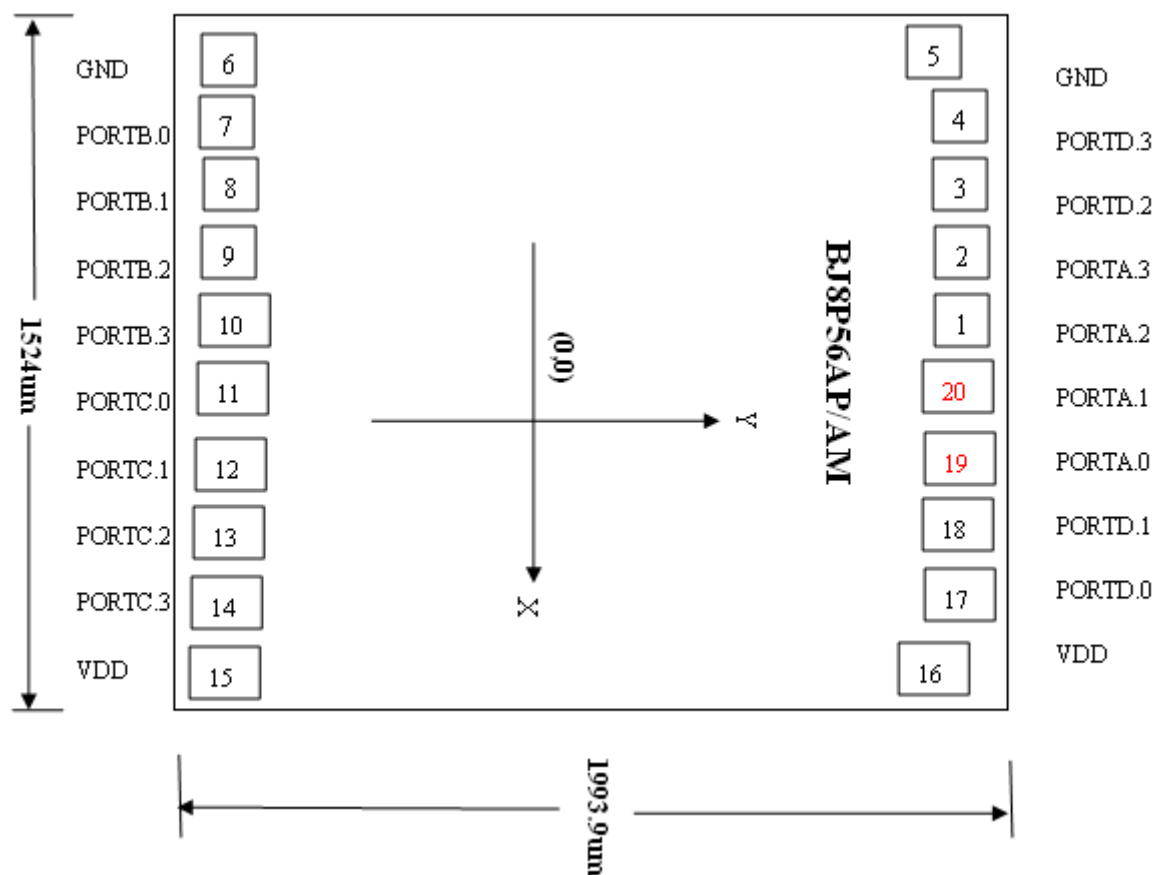


图 5. 工作电压与频率比较 (内部 $f_{osc} = 6\text{MHz}$)

邦定图



焊垫坐标

 单位: μm

焊垫编号	名称	X	Y	焊垫编号	名称	X	Y
1	PORTA.2	-299.15	571.95	11	PORTC.1	763	-571.95
2	PORTA.3	-429.15	571.95	12	PORTC.2	893	-571.95
3	T0/PORTD.2	-559.15	571.95	13	GND	813.95	-317.15
4	RESET/PORTD.3	-863.95	-45.05	14	PORTC.3	863.95	-187.15
5	GND	-863.95	-165.05	15	VDD	897	-57.15
6	PORTB.0	-863.95	-305.05	16	OSCO/PORTD.0	863.95	101.9
7	PORTB.1	-893	-571.95	17	OSCI/PORTD.1	220.85	571.95
8	PORTB.2	-763	-571.95	18	GND	90.85	571.95
9	PORTB.3	-633	-571.95	19	PORTA.0	-39.15	571.95
10	PORTC.0	633	-571.95	20	PORTA.1	-169.15	571.95



BJ8P56AP/AM

订购信息

产品编号	封装
BJ8P56AH	CHIP FORM
BJ8P56AP	16L DIP
BJ8P56AM	16L SOP