

AN5015K

テレビ電子選局回路／TV Electronic Channel Selection Circuit

■ 概 要

AN5015Kは、プリセットボリューム方式の電子チューナ選局用に設計された半導体集積回路です。

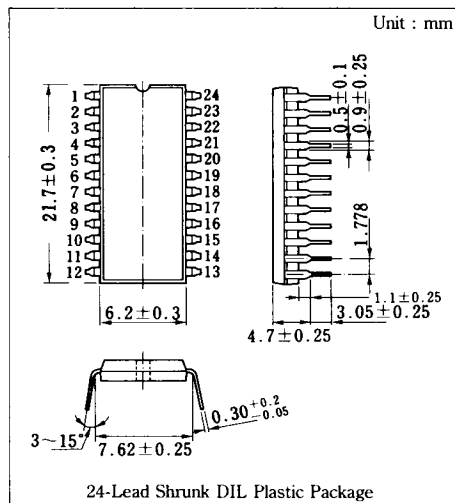
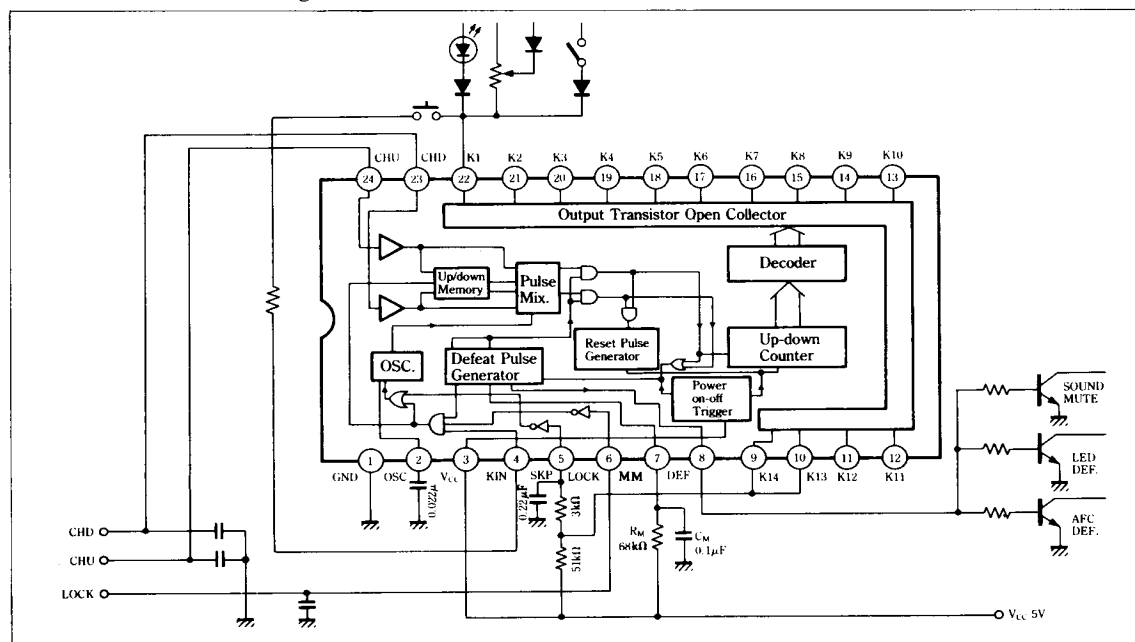
■ 特 徴

- LED直結可能 ($V_{sat}=75mV$ typ., $I_K=15mA$)
- 14局までの選局動作可能
- チャンネルロック機能あり
- ディフィートパルス幅は外付CRにより可変可能
- 低消費電力 ($V_{CC}=5V$, $I_{CC}=15mA$ typ.)
- 選局出力耐圧: 50V
- 飛びこし選局可能

■ Features

- Can drive LED directly ($V_{sat}=75mV$ typ., $I_K=15mA$)
- Capable of tuning 14 channels
- Channel-lock is possible
- Defeat pulse width can be adjusted by external C. R.
- Low power consumption ($V_{CC}=5V$, $I_{CC}=15mA$ typ.)
- Breakdown voltage of output terminal : 50V
- Skip channel selection possible

■ ブロック図／Block Diagram



■ 端子名／Pin

Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	アース	GND	13	選局出力端子 (K10)	Selection Output (K10)
2	発振端子	OSC	14	選局出力端子 (K9)	Selection Output (K9)
3	電源端子	V _{CC}	15	選局出力端子 (K8)	Selection Output (K8)
4	キー入力端子	K-input	16	選局出力端子 (K7)	Selection Output (K7)
5	スキップ端子	Skip	17	選局出力端子 (K6)	Selection Output (K6)
6	チャンネルロック端子	Channel Lock	18	選局出力端子 (K5)	Selection Output (K5)
7	M.M.端子	Mon-multi	19	選局出力端子 (K4)	Selection Output (K4)
8	ディフイート出力端子	Defeat Output	20	選局出力端子 (K3)	Selection Output (K3)
9	選局出力端子 (K14)	Selection Output (K14)	21	選局出力端子 (K2)	Selection Output (K2)
10	選局出力端子 (K13)	Selection Output (K13)	22	選局出力端子 (K1)	Selection Output (K1)
11	選局出力端子 (K12)	Selection Output (K12)	23	チャンネルダウン端子	Channel Down
12	選局出力端子 (K11)	Selection Output (K11)	24	チャンネルアップ端子	Channel Up

■ 絶対最大定格／Absolute Maximum Ratings (Ta = 25°C)

Item	Symbol	Rating	Unit
電源電圧	V _{CC} (V ₃₋₁)	6	V
端子電圧	V ₂₋₁	0~V _{CC}	V
	V ₆₋₁	0~V _{CC}	V
	V _{23, 24-1}	0~V _{CC}	V
	V _{9~22-1}	0~V _{CC}	V
電源電流	I _{CC}	22	mA
	I ₄	0~5	mA
	I ₅	0~5	mA
	I _{9~22}	0~30	mA
	I ₈	-5~0	mA
	P _D *	150	mW
動作周囲温度	T _{opr}	-20~+70	°C
保存温度	T _{stg}	-55~+150	°C

* チャンネル切換え時には、瞬時的525mWまで許容範囲とする。

■ 電気的特性／Electrical Characteristics (Ta = 25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
電源電流	I _{tot} *		V _{CC} =5V	11.25	15	18.25	mA
選局出力飽和電圧	V _{OL(K)} *		V _{CC} =4V, I _{OL} =15mA			150	mV
選局出力リーク電流	I _{OH(K)} *		V _{CC} =4V, V _{OH} =50V			5	μA
選局出力耐圧	BV _O *		V _{CC} =4V, I _{OH(K)} =10μA	50			V
DEF出力電圧	V _{OH(D)} *		V _{CC} =5V, I _{OH} =-5mA	1	3	4	V
CHU,Dハイスレシヨルド電圧	V _{TH(CH)} *		V _{CC} =5V	2.6	3.3	4.0	V
CHU,Dロースレシヨルド電圧	V _{TL(CH)} *		V _{CC} =5V	1.1	1.4	1.7	V
CHU,D入力電流	I _{IH(CH)} *		V _{CC} =5V, V _{23, 24} =4V	50		450	μA
CHU,Dリーク電流	I _{IL(CH)} *		V _{CC} =5V, V _{IL} =0V	-5			μA
KIN入力電流	I _{IH(KD)} *		V _{CC} =5V	200			μA
KINリーク電流	I _{IL(KD)} *		V _{CC} =5V, V _{IL} =0V	-5			μA
SKP入力電流	I _{IH(SK)} *		V _{CC} =5V	50			μA
SKPリーク電流	I _{IL(SK)} *		V _{CC} =5V, V _{IL} =0V	-5			μA

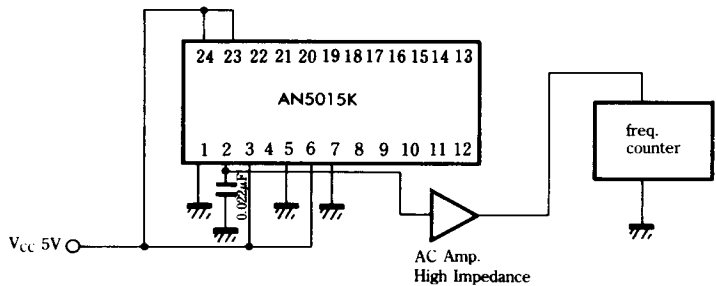
■ 電気的特性(つづき)／Electrical Characteristics (Cont'd) (Ta = 25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
CH Lock 入力電流	$I_{IH(LO)}^*$		$V_{CC}=5V$	50			μA
CH Lock リーク電流	$I_{IL(LO)}^*$		$V_{CC}=5V, V_{IL}=0V$	-5			μA
OSC 入力電流(1)	$I_{IH(OS)}^*$		$V_{CC}=4V, V_{IH}=3V$	50	70	90	μA
OSC 入力電流(2)	$I_{IL(OS)}^*$		$V_{CC}=6V, V_{IL}=1V$	-170	-120	-90	μA
クロック発振周波数	f_{osc}	1	$V_{CC}=5V, C=0.022\mu F$	1.2	1.7	2.2	kHz
CH Up/DOWN パルス幅	τ_1	2	$V_{CC}=5V$			20	μs
イニシャライズ設定パルス幅	τ_2	2	$V_{CC}=5V$			100	μs
DEF 出力パルス幅	τ_{DEF}	3	$V_{CC}=5V, R=50k\Omega, C=0.1\mu F$	2.5	3.4	4.5	ms

* 試験条件／Test Condition

Item	Symbol	Test Pin No.	Pin No.																								注
			1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
電源電圧	I _{CC}	I ₃	0V	5V	50Ω to 3	5V	0V																	5V	5V		
選局出力飽和電圧	V _{OL(R)}	V ₂₂	0V	4V	50Ω to 3	③	0V																3.3kΩ 50V	to ③	to ③	R=1ch の場合	
選局出力リーク電流	I _{OH(R)}	I ₂₂	0V	4V	50Ω to 3	③	0V																100kΩ 50V	to ③	to ③	R=1ch の場合	
選局出力耐圧	BV _O	V ₂₂	0V	4V	50Ω to 3	③	0V																100kΩ 50V	to ③	to ③	R=1ch の場合	
DEF出力電圧	V _{OH(D)}	V ₈	0V	5V	50Ω to 3	③	0V																10kΩ to 3	0V			
CHU、Dハイ スレッシュホールド電圧	V _{TH(CH)}	V _{23,24} *1	0V	5V	50Ω to 3	③	0.5 V																③			可 変	
CHU、Dロー スレッシュホールド電圧	V _{TL(CH)}	V _{23,24} *2	0V	5V	50Ω to 3	③	0.5 V																③			可 変	
CHU、D入力電流	I _{IH(CH)}	I _{23,24}	0V	5V	50Ω to 3																			4V	4V		
CHU、Dリーク電流	I _{IL(CH)}	V _{23,24}	0V	5V	50Ω to 3																		10kΩ 0V	10kΩ 0V			
KIN入力電流	I _{IH(k)}	I ₇	0V	1V	5V	400 mA	50Ω to 3	0V	0.5 V														③	③			
KINリーク電流	I _{IL(k)}	I ₄	0V	1V	5V	0V	50Ω to 3	0V	0.5 V														③	③			
SKIP入力電流	I _{IH(SK)}	I ₇	0V	1V	5V	0V	50 mA	to ③	0.5 V														to ③	③			
SKIPリーク電流	I _{IL(SK)}	I ₅	0V	1V	5V	0V	0V	to ③	0.5 V														to ③	③			
CH Lock入力電流	I _{IH(LO)}	I ₇	0V	0V	1V	10kΩ to 3	50Ω to 3	50 mA	0.5 V														to ③	③			
CH Lockリーク電流	I _{IL(LO)}	I ₆	0V	1V	5V	10kΩ to 3	50Ω to 3	0V	0.5 V														to ③	③			
OSC 入力電流	I _{IH(OS)}	I ₂	0V	3V	4V		0V	to ③															to ③	③			
OSC 入力電流	I _{IL(OS)}	I ₂	0V	1V	6V		0V	to ③															to ③	③			

Test Circuit 1 (f_{osc})



- ①SW1, SW2 A側で, $100\mu s$ のパルスでイニシャル動作する。
 (イニシャル動作とはCHU, CHDが同時にLowとなった時, 出力が1-chになること。)
- ②SW1 B側で $20\mu s$ のパルスでCHD動作する。
 (CHD動作とはCHDがLowとなった時, チャンネルが1つDownすること。)
- ③SW2 B側で $20\mu s$ のパルスでCHU動作する。
 (CHU動作とは, CHUがLowとなった時) チャンネルが1つUpする。

(注)  Input Pulse
DEF Output Pulse

入力パルスが終った時点から
DEF出力パルスの終りまでの
時間を測定。