

BU2908F**CMOS マルチメロディ IC**
CMOS Multi Merody IC

T-77-13

BU2907F は、BU1900 シリーズをベースに HALT 機能、ON HOOK DIAL, HOOK SW, 保留 SW 入力を有し、電話の保留音として利用できる機能を内蔵した電話用 CMOS マルチメロディ IC です。

BU2908F is a CMOS multmelody IC for telephoneset, provided with HALT function, ON HOOK DIAL, HOOK switch and hold switch input on the bases of Series BU1900 and operable to generate hold tone of telephone call.

● 特長

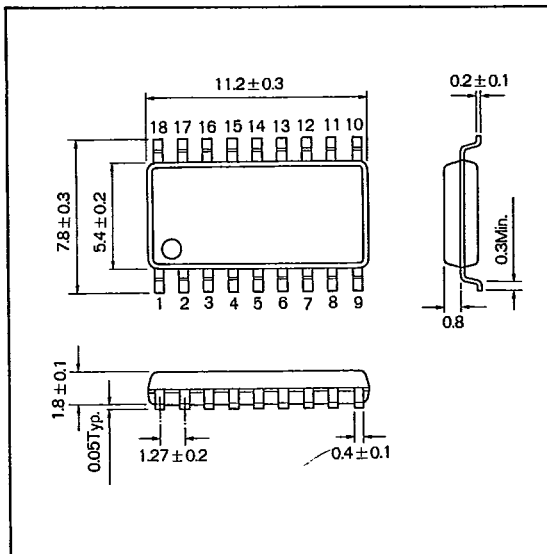
- 1) メロディ曲数: 2 曲
- 2) 音程: 平均律
音源: 2 系列 (ユニゾン)
- 3) 曲の繰返しは連続演奏
- 4) エンベロープコントロールによるアタック効果

● Features

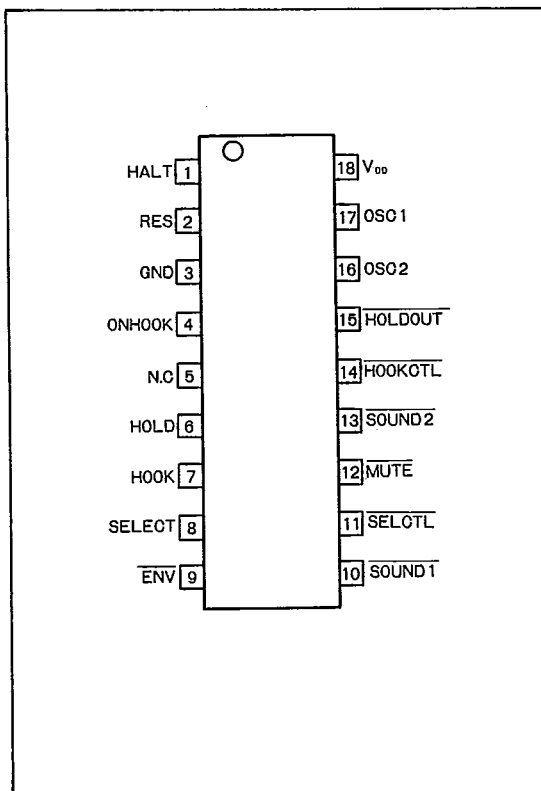
- 1) Number of music melodies : 2 melodies.
- 2) Music interval : well-tempered
Sound source : 2 series (unison).
- 3) Repeated melodies are continuously played.
- 4) Attack effect by controlling the envelope.

● 用途
電話用● Applications
Telephoneset

● 外形寸法図/Dimensions (Unit : mm)



● 端子配置図/Pin Connections



● 端子の名称/Pin Name

T-77-13

端子番号	端子名	機能	備考	形式
1	HALT	未接続にすることにより発振を停止し、消費電力を極めて少なくする	入力	A
2	RES	マニュアルリセット入力	入力	C
3	GND	全入力の基準電位 0V	—	—
4	ON HOOK	オンフックダイヤル入力	入力	A
5	N. C	未使用	—	—
6	HOLD	保留開始及び終了入力	入力	A
7	HOOK	フック入力	入力	A
8	SELECT	曲番選択入力	入力	A
9	ENV	一音出力時アクティブ HIGH	出力	B
10	SOUND1	SOUND2 より 1 オクターブ高い音を出力	出力	B
11	SELCTL	曲選択時アクティブ LOW	出力	B
12	MUTE	演奏中アクティブ LOW	出力	B
13	SOUND2	SOUND1 より 1 オクターブ低い音を出力	出力	B
14	HOOKCTL	オンフック時 又は演奏中アクティブ LOW	出力	A
15	HOLDOUT	演奏中アクティブ LOW	出力	B
16	OSC2	OSC1 との間に CR を接続する	出力	—
17	OSC1	OSC2 との間に CR を接続する	入力	—
18	V _{DD}	+3V の電源を接続	—	—

A: プルアップ抵抗付き B: オープンドレイン (Nch) C: プルダウン抵抗付き

● 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Parameter	Symbol	Limits	Unit
印加電圧	V _{DD}	-0.3~+7.0	V
許容損失	P _d	600*	mW
保存温度範囲	T _{stg}	-55~+125	°C
入力電圧	V _{IN}	-0.3~V _{DD} +0.3	V
出力電圧	V _{OUT}	-0.3~V _{DD} +0.3	V

* Ta=25°C 以上で使用する場合は、1°C につき 6mW を減じる。

● 推奨動作条件/Recommended Operating Conditions (Ta=25°C)

Parameter	Symbol	Limits	Unit
電源電圧	V _{DD}	2.0~4.0*	V
入力電圧	V _{IN}	0~V _{DD}	V
動作温度	T _{opr}	-25~+75	°C

* クロック周波数が 500kHz の時

OA 機器用

電話機

● 電気的特性/Electrical Characteristics (Unless otherwise noted, $T_a=25^\circ\text{C}$, $V_{DD}=3\text{V}$)

T-77-13

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test Circuit
ハイレベル入力電圧	V_{IH}	2.2	—	—	V		
ローレベル入力電圧	V_{IL}	—	—	0.7	V		
ハイレベル入力電流	I_{IH}	8	18	32	μA	RES ブルダウンあり	Fig.3
ハイレベル入力電流	I_{IH}	—	—	5.0	μA	HALT ブルアップあり	Fig.3
ハイレベル入力電流	I_{IH}	—	—	5.0	μA	入力ブルアップあり	Fig.3
ローレベル入力電流	I_{IL}	—	—	5.0	μA	RES ブルダウンあり	Fig.3
ローレベル入力電流	I_{IL}	5	10	20	μA	HALT ブルアップあり	Fig.3
ローレベル入力電流	I_{IL}	5	10	20	μA	入力ブルアップあり	Fig.3
ローレベル出力圧 1	V_{OL1}	—	0.3	0.5	V	$I_{OL}=1.6\text{mA}$	Fig.2
ローレベル出力電圧 2	V_{OL2}	—	0.3	0.5	V	$I_{OL}=4.0\text{mA}$	Fig.2
オープンドレイン出力リーク電流	I_L	—	—	5.0	μA	ブルアップなし	Fig.4
消費電流 (動作時)	I_{DDOP}	—	0.3	2.0	mA	$f_{CL}=1\text{MHz}$	Fig.1
消費電流 (静止時)	I_{DDST}	—	0.1	10.0	μA	HALT= V_{DD} クロック停止時	Fig.1
動作周波数	f_{CK}	0.1	—	1.0	MHz		
発振周波数	f_{OSC}	270	450	630	kHz	$R_{EXT}=10\text{k}\Omega$, $C_{EXT}=330\text{pF}$	

注: 入力 "H" "L" 電流の測定条件は $V_{IH}=V_{DD}$, $V_{IL}=GND$

● 測定回路図/Test Circuits

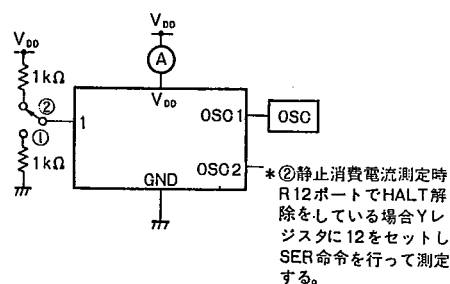


Fig.1

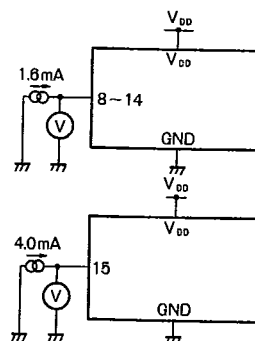


Fig.2

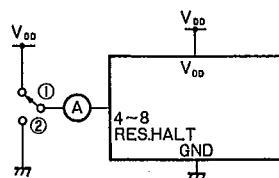


Fig.3

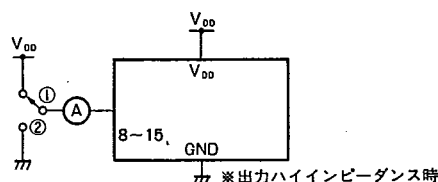


Fig.4

T-77-13

● 機能

(1) 入力に対する出力

① オンフックダイヤル時 HOOK 入力 (7pin) が "H" の状態で ON HOOK 入力 (4pin) を "L" の状態にすると HOOK CTL (14 pin) は "L" を出力します。その後 HOOK 入力 (7pin) を "H" の状態から "L" の状態にした場合又は、ON HOOK 入力 (4pin) が "L" の状態になると HOOK CTL (14pin) は "H" となり初期状態に戻り発振を停止します。

② 保留音開始時 HOOK 入力 (7pin) が "L" の状態になると HOLD 入力 (6pin) を受け付け MUTE (12pin) HOOK CTL (14pin) HOLD OUT (15pin) は "L" を出力し、SELECT 入力 (8pin) の論理に従って指定の曲が演奏されます。

③ 保留音解除時 A HOOK 入力 (7pin) が "L" の状態から "H" の状態にした場合は、HOLD 入力 (6pin) を受け付けなくなり、再度 HOOK 入力 (7pin) が "L" の状態になった時、演奏中止後出力を "H" にし発振を停止します。

④ 保留音解除後 B HOOK 入力 (7pin) が "L" の状態で、再度 HOLD 入力 (6pin) を "L" の状態にすると、演奏を中止します。その後 HOLD 入力 (6pin) が "H" の状態になると出力を "H" にした後発振を停止します。

(2) 誤入力に対する出力

① HOLD 入力 (6pin) を "L" の状態に保ちながら HOOK 入力 (7pin) を "H" の状態から "L" の状態にした場合曲は最初から演奏します。

② 曲演奏中、SELECT 入力 (8pin) の論理に変更があった場合は、曲終了時に論理に従って指定曲を先頭から演奏します。

(3) 曲目

1. HEY JUDE ヘイ・ジュード
2. YESTERDAY イエスタデイ

(4) 出力パルス形態

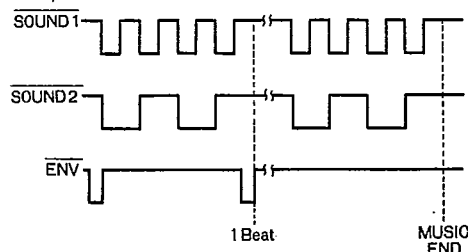


Fig.5

(5) メロディ部ブロック図

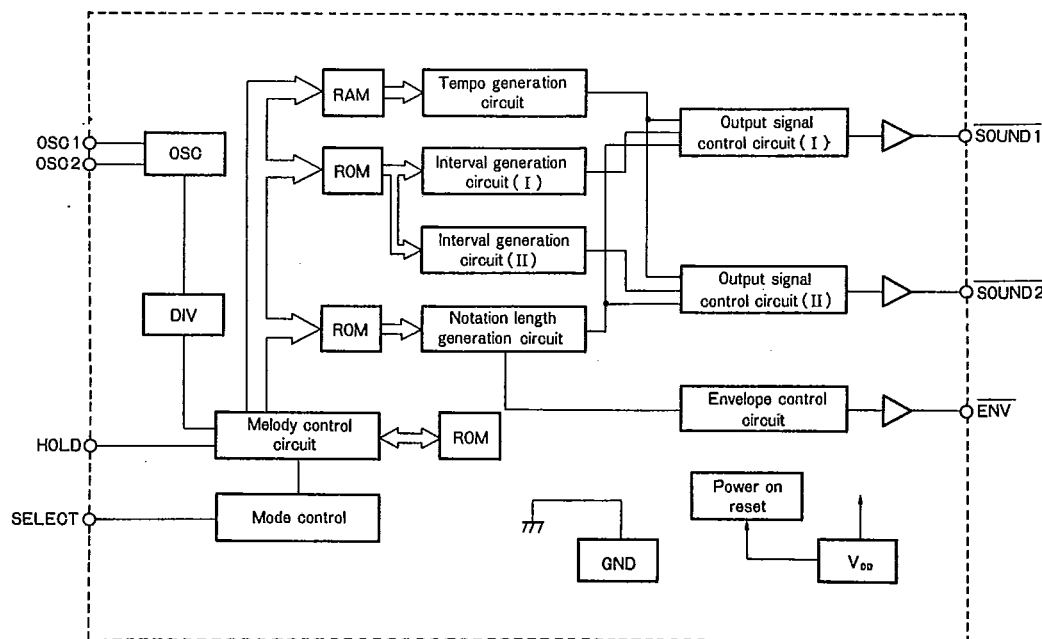


Fig.6

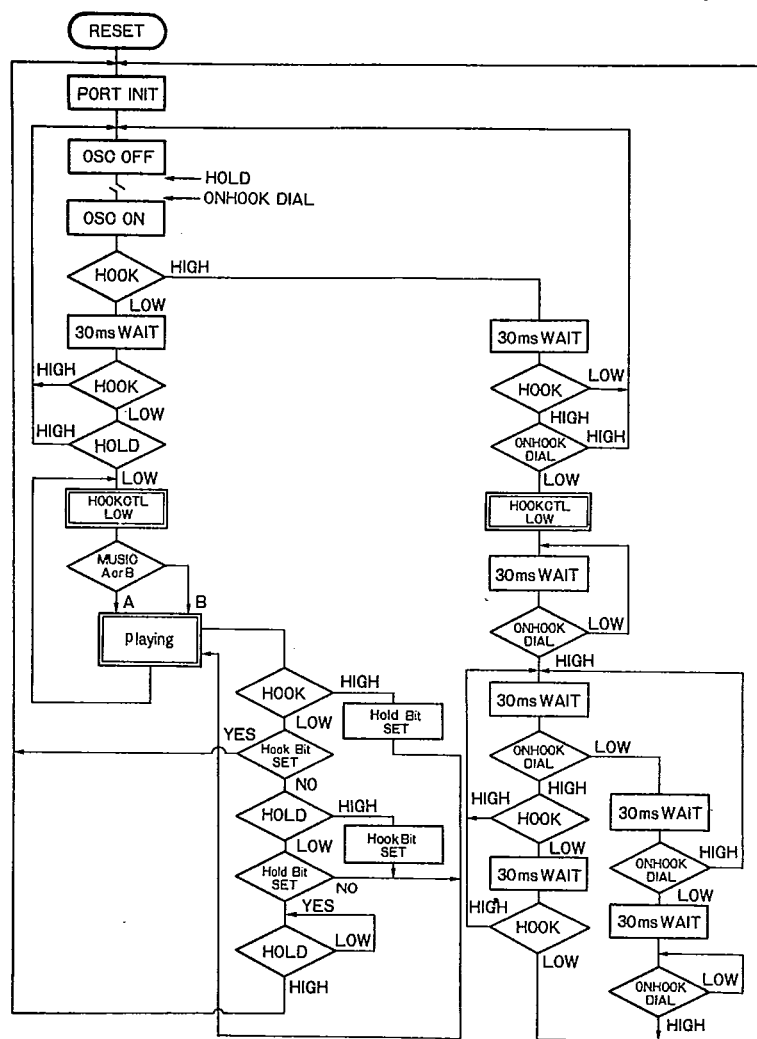


Fig.7

(7) タイミングチャート

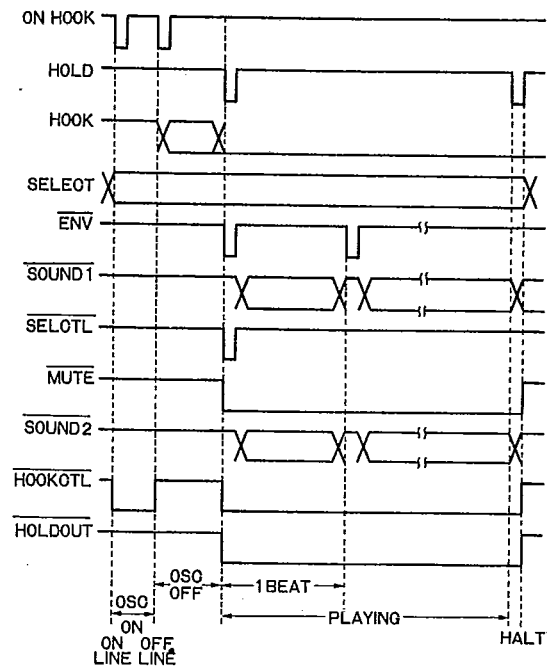


Fig.8 タイミングチャート A

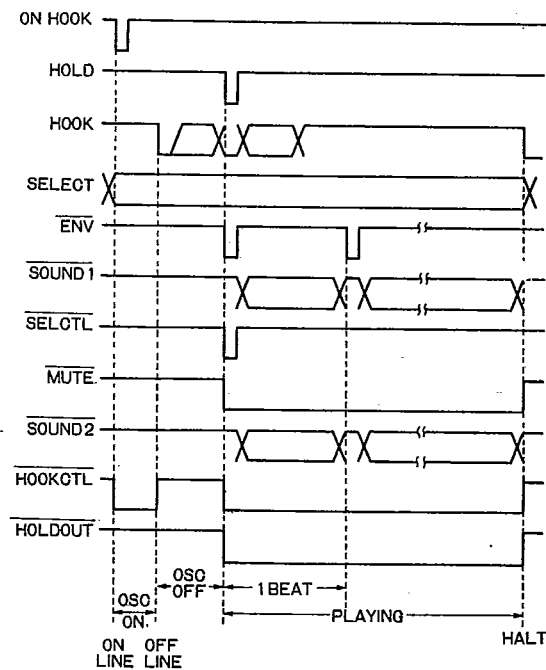


Fig.9 タイミングチャート B

OA 機器用

電話機



Fig.10 ヘイジュード



Fig.11 イエスタディ

● クロックジェネレータ

BU2907F は、内部クロックジェネレータを内蔵している。発振回路は CR を外付けすることによって構成できる。その他、外部からクロックを入力することも可能である。それぞれの例を以下に示す。

(1) CR 発振

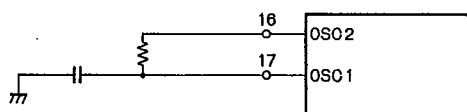


Fig.12 CR 発振回路

(2) 外部クロック入力

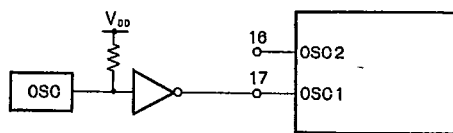


Fig.13 外部クロック入力回路

● イニシャルリセット

パワーオン時リセットをかけるために、外付けの C、及び内部プルダウン MOS 抵抗により、4 マシンサイクル以上 RES 端子を "H" にして下さい (Fig.14)。1 マシンサイクルは、以下ようになります。

$$1 \text{ マシンサイクル} = 6/f_{osc}$$

ただし、電源電圧は動作電圧範囲内、クロックは安定に発振していること。

HALT 状態にある時に、RES ピンを "H" にすると誤動作しますので注意して下さい。また、リセット状態 (RES ピンが "H" 状態) にある時に HALT ピンを "H" にすると誤動作しますので注意してください (Fig.15)。

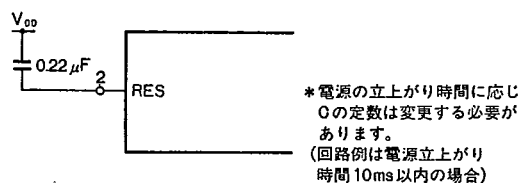


Fig.14 イニシャルリセット回路例

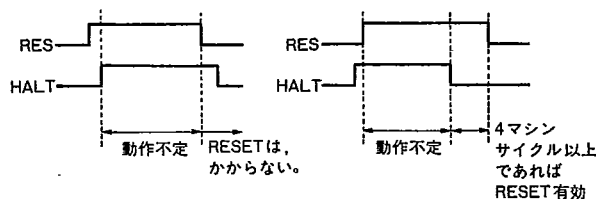


Fig.15